



## Examen Electronique – Transistor MOS et fonctions logiques

[SI-S4-ELEC-4-TMOS]

*Les calculatrices et les documents ne sont pas autorisés. Le barème est donné à titre indicatif.*

**Réponses exclusivement sur le sujet - Si vous manquez de place, utilisez le verso des pages.**

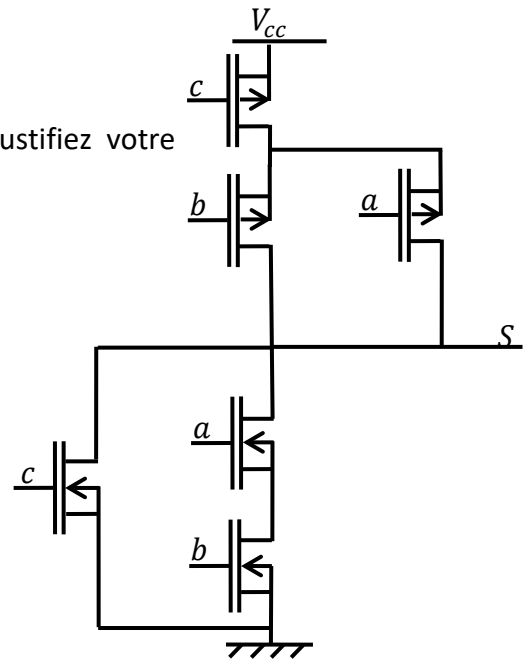
### Q1. (2 points)

Rappeler les conditions de passage (canal Drain Source conducteur) et de blocage (canal Drain Source non conducteur) pour les MOSFET Canal N et P.

### Q2. (4 points)

On considère le montage ci-contre.

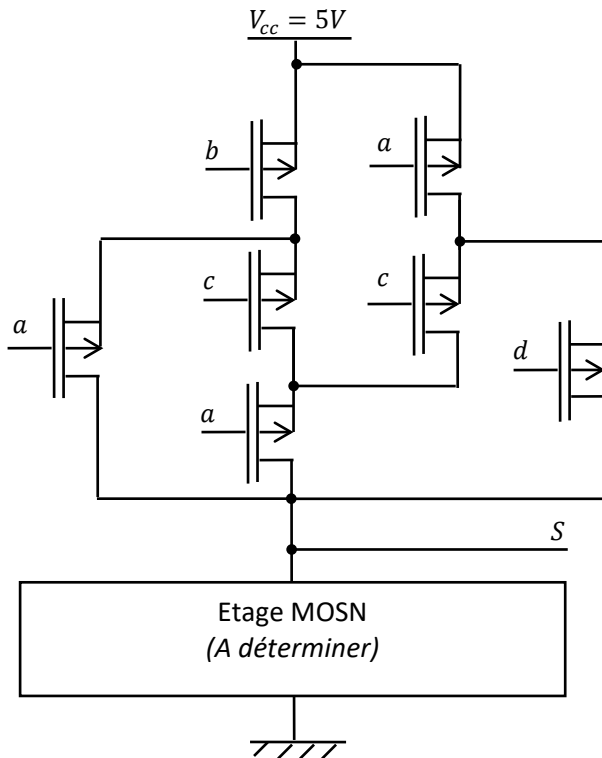
Donnez l'expression de la fonction logique ainsi réalisée. Justifiez votre réponse.



**Q3.**(7 points)

Soit le montage suivant : Il correspond à une fonction logique réalisée en technologie CMOS.

Déterminer l'équation logique correspondant à cette fonction (justifiez votre réponse), puis, après l'avoir simplifiée (l'équation (!)), redessiner le schéma COMPLET de la porte logique, y compris l'étage MOSN, non dessiné sur le montage initial.



**Q4.**(7 points)

Soit le montage suivant : Il correspond à une fonction logique réalisée en technologie CMOS.

Déterminer l'équation logique correspondant à cette fonction (justifiez votre réponse), puis, après l'avoir simplifiée (l'équation (!)), redessiner le schéma COMPLET de la porte logique, y compris l'étage MOSP, non dessiné sur le montage initial.

