



Partiel Architecture

*Les calculatrices et les documents ne sont pas autorisés. Le barème est donné à titre indicatif.
Réponses exclusivement sur le sujet. Si vous manquez de place, vous pouvez utiliser le verso des pages.*

Exercice 1. Décodage d'adresses (5,5 points)

Un système à microprocesseur comporte une mémoire vive (RAM), une mémoire morte (ROM) et 2 périphériques (P1 et P2). Leurs capacités (en octets) sont respectivement 1Gio, 2⁷ Mio, 4 Kio et 1 Kio. Le microprocesseur possède un bus d'adresse de 32 bits (les bits d'adresse sont numérotés de A₀ à A₃₁ et A₀ est le bit de poids faible). Tous les composants ont un bus de donnée de 16 bits. La RAM sera située dans les adresses les plus faibles, viendront ensuite la ROM, P1 et P2.

1. Donnez, en le justifiant, le nombre de fils du bus d'adresses de chaque mémoire et périphérique.

2. Peut-on utiliser un décodage de type linéaire et pourquoi ?

Pour la suite c'est le mode zone qui est utilisé avec le moins de zones possibles.

3. Quels bits d'adresse vont servir au décodage, et à quelles combinaisons seront associés les différents composants ?

4. Donnez la représentation de l'espace mémoire avec toutes les adresses remarquables (vous donnerez les adresses en représentation hexadécimale).

5. Donnez les équations du CS de chaque mémoire et périphérique.

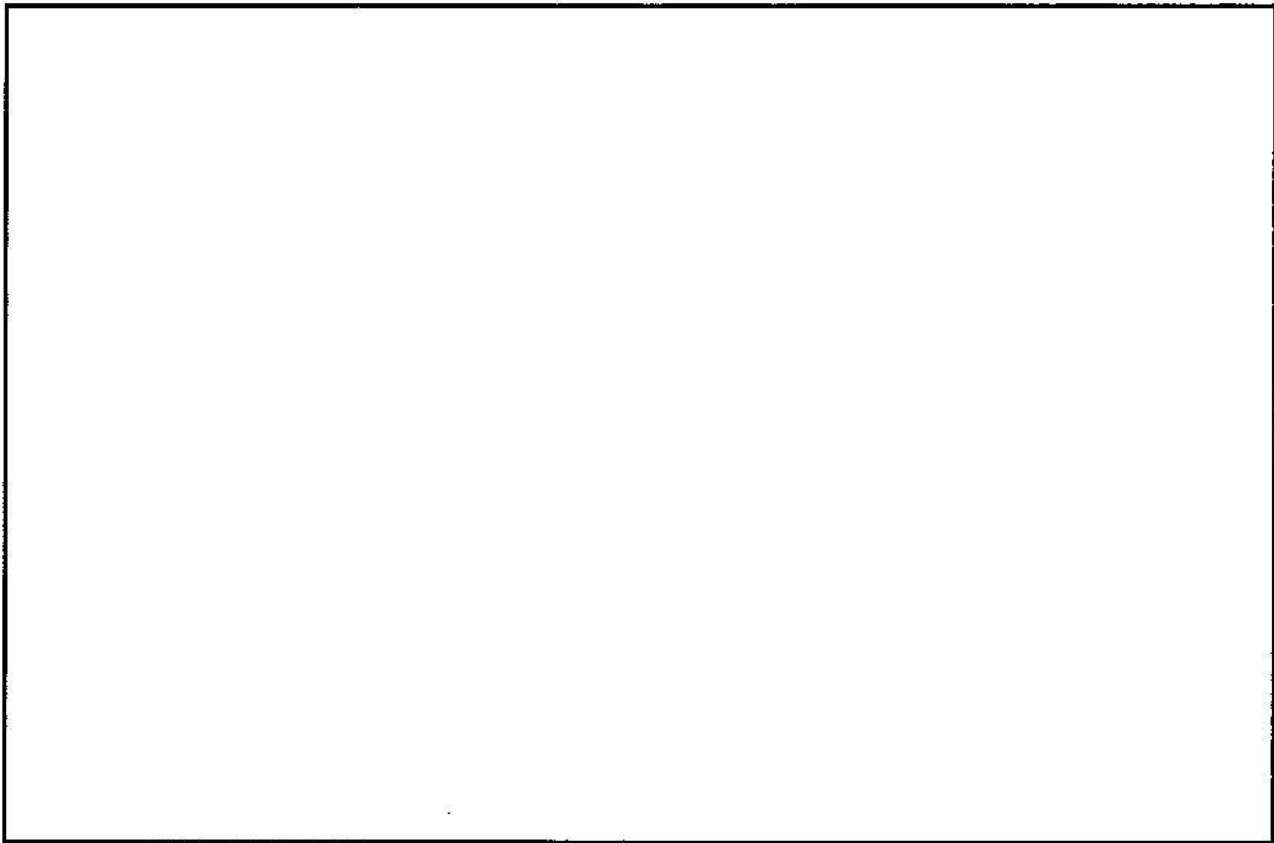
6. Exprimez la redondance de chaque mémoire et périphérique.

Exercice 2. Associations de mémoires (3,5 points)

1. Si on double le nombre de fils du bus de donnée d'une mémoire, par combien a été multipliée la profondeur de cette mémoire?

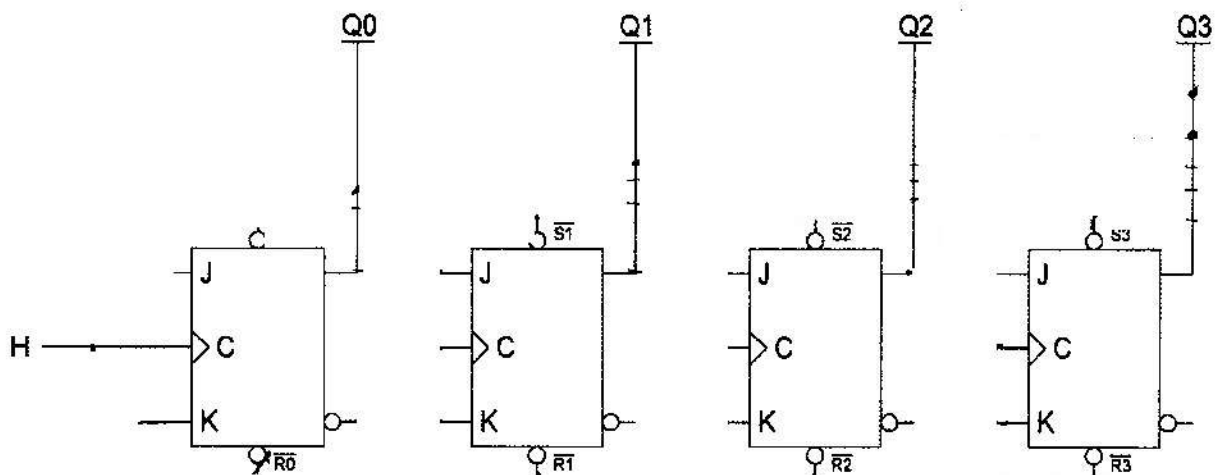
2. Si on ajoute deux fils ou bus d'adresse d'une mémoire et que l'on triple le nombre de fils de son bus de donnée, par combien a été multipliée la capacité en bits de cette mémoire ?

3. On dispose de 16 RAM de 4 Mbits ayant un bus de donnée de 4 bits. Donnez la largeur et la profondeur de toutes les mémoires réalisables avec les différentes combinaisons d'assemblages série et/ou parallèle de ces RAM (dans chaque cas, les 16 RAM seront utilisées).



Exercice 3. Compteurs asynchrones (3 points)

Câblez les bascules sur le document réponse afin de réaliser un **décompteur asynchrone modulo 9**. (Les entrées Set et Reset des bascules sont actives à l'état bas.)



Exercice 4. Compteurs synchrones (6 points)

On désire réaliser un compteur ($Compt_1$) synchrone à l'aide de bascules JK synchronisées sur front descendant réalisant la séquence suivante : 0 - 3 - 5 - 3.

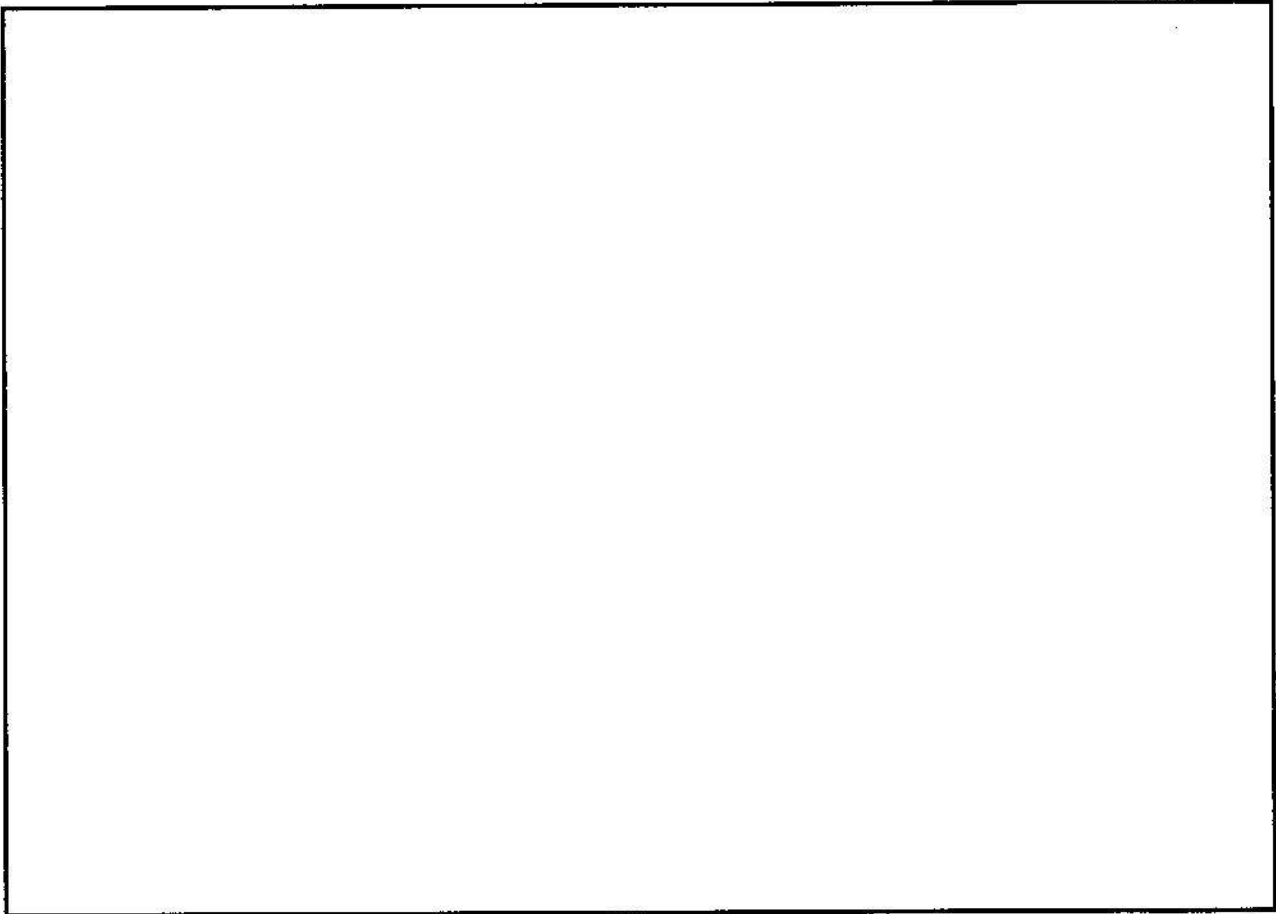
On commence par réaliser un compteur ($Compt_2$) synchrone à l'aide de bascules JK synchronisées sur front descendant réalisant la séquence du tableau ci-dessous.

1. Remplissez le tableau ci-dessous

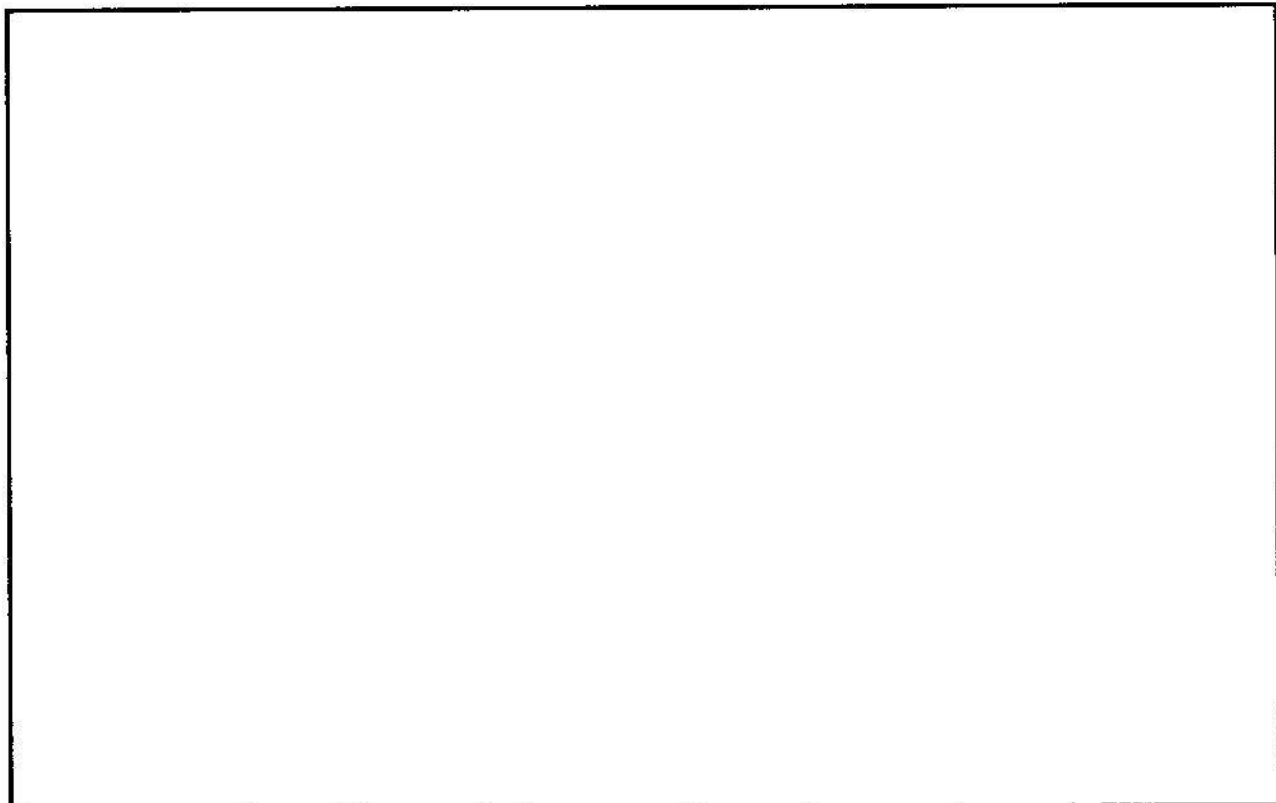
| Q_3 | Q_2 | Q_1 | Q_0 | J_3 | K_3 | J_2 | K_2 | J_1 | K_1 | J_0 | K_0 |
|-------|-------|-------|-------|-------|-------|-------|-------|-------|-------|-------|-------|
| 0 | 0 | 0 | 0 | | | | | | | | |
| 0 | 0 | 1 | 1 | | | | | | | | |
| 0 | 1 | 0 | 1 | | | | | | | | |
| 1 | 0 | 1 | 1 | | | | | | | | |

2. Donnez les équations des entrées J_n et K_n des quatre bascules en détaillant vos calculs par des tableaux de Karnaugh pour les solutions qui ne sont pas évidentes.

On appelle solutions évidentes celles qui ne comportent qu'un seul terme (ex : $J_3 = 1 ; K_1 = Q_0 \dots$)

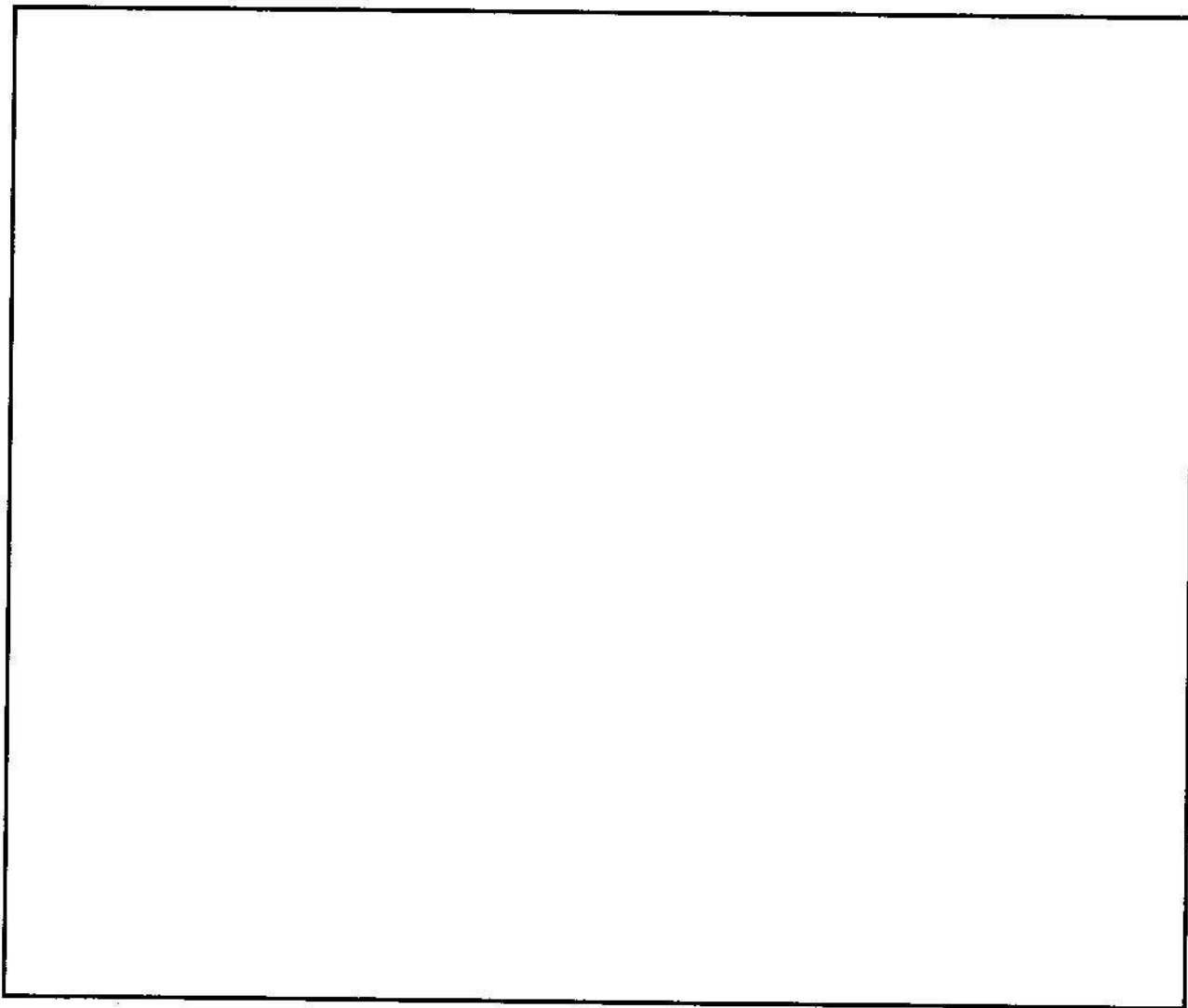


3. Comment construire le compteur $Compt_1$ à partir du compteur $Compt_2$? (Soyez clair et concis dans votre réponse. Vous pouvez faire un schéma en définissant un bloc fonctionnel (symbole) pour $Compt_2$).



Exercice 5. Les flottants IEEE (2 points)

1. Donnez la représentation binaire double précision du nombre suivant : $-128,75$



2. Donnez la représentation décimale du nombre à virgule flottante IEEE 754 suivant :

$$0003\ 0C00\ 0000\ 0000_{16}$$
